

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-284651

(43) 公開日 平成9年(1997)10月31日

(51) Int.Cl. <sup>8</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 N 5/33			H 0 4 N 5/33	
G 0 1 J 5/48			G 0 1 J 5/48	A
H 0 1 L 27/14			H 0 1 L 27/14	K

審査請求 有 請求項の数22 O L (全 23 頁)

(21) 出願番号 特願平8-98009

(22) 出願日 平成8年(1996)4月19日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 田中 昭生

東京都港区芝五丁目7番1号 日本電気株式会社内

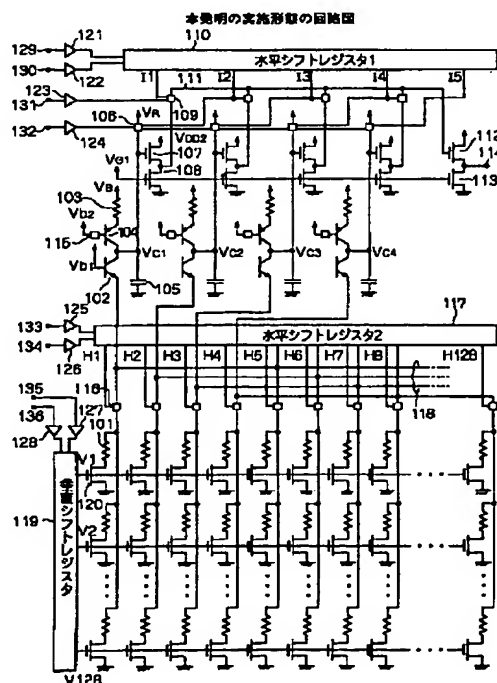
(74) 代理人 弁理士 高橋 勇

(54) 【発明の名称】 熱型赤外線撮像装置およびその駆動方法

(57) 【要約】

【課題】 簡単な回路構成でノイズを十分小さくするとともに信号のダイナミックレンジを広くすること。

【解決手段】 入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第1の熱電変換素子101と、第1の熱電変換素子101をエミッタに接続された第1のバイポーラトランジスタ102と、コレクタを第1のバイポーラトランジスタ102のコレクタに接続された第2のバイポーラトランジスタ104と、第2のバイポーラトランジスタ104のエミッタに接続された抵抗103とを電源に接続し、第1のバイポーラトランジスタ102と第2のバイポーラトランジスタ104のそれぞれのコレクタの接続点に積分コンデンサ105を接続した。



1

## 【特許請求の範囲】

【請求項 1】 入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第 1 の熱電変換素子と、該第 1 の熱電変換素子をエミッタに接続された第 1 のバイポーラトランジスタと、コレクタを該第 1 のバイポーラトランジスタのコレクタに接続された第 2 のバイポーラトランジスタと、該第 2 のバイポーラトランジスタのエミッタに接続された抵抗とを電源に接続するとともに、該第 1 のバイポーラトランジスタと第 2 のバイポーラトランジスタのそれぞれのコレクタの接続点に積分コンデンサを接続したことを特徴とする熱型赤外線撮像装置。

【請求項 2】 前記第 1 のバイポーラトランジスタと第 2 のバイポーラトランジスタのそれぞれのコレクタに流れる電流値をほぼ同じに設定することを特徴とする請求項 1 に記載の熱型赤外線撮像装置。

【請求項 3】 入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第 1 の熱電変換素子と、この第 1 の熱電変換素子をソースに接続された第 1 の電界効果トランジスタと、ドレインを前記第 1 の電界効果トランジスタのドレインに接続された第 2 の電界効果トランジスタと、この第 2 の電界効果トランジスタのドレインに接続された抵抗とを電源に接続するとともに、該第 1 の電界効果トランジスタと第 2 の電界効果トランジスタのそれぞれのドレインの接続点に積分コンデンサを接続したことを特徴とする熱型赤外線撮像装置。

【請求項 4】 前記第 1 の電界効果トランジスタと第 2 の電界効果トランジスタのそれぞれのドレインに流れる電流値をほぼ同じに設定することを特徴とする請求項 3 に記載の熱型赤外線撮像装置。

【請求項 5】 前記抵抗の値を、前記第 1 の熱電変換素子の抵抗値の 1.5 倍から 10 倍、好ましくは 2 倍から 5 倍とすることを特徴とする請求項 1 から 4 までのいずれかに記載の熱型赤外線撮像装置。

【請求項 6】 前記抵抗に代えて入射赤外線を吸収して発生した熱によって温度が変化しない第 2 の熱電変換素子を用い、該第 2 の熱電変換素子と前記第 1 の熱電変換素子のそれぞれの温度係数をほぼ同じに設定したことを特徴とする請求項 1 から 5 までのいずれかに記載の熱型赤外線撮像装置。

【請求項 7】 半導体基板上に熱の放散を妨げるようにした熱分離構造部を設け、前記第 1 の熱電変換素子をこの熱分離構造部に設けるとともに、前記第 2 の熱電変換素子を該熱分離構造部以外の前記半導体基板上に設けたことを特徴とする請求項 6 に記載の熱型赤外線撮像装置。

【請求項 8】 半導体基板上に前記第 1 の熱電変換素子を 2 次元のマトリクス状に配列するとともに、前記積分コンデンサを該 2 次元マトリクスの各ラインまたは複数

2

ラインごとに 1 個配置することを特徴とする請求項 1 から 7 までのうちのいずれかに記載の熱型赤外線撮像装置。

【請求項 9】 請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置において、前記複数の積分コンデンサにおける積分動作を、各積分コンデンサについて同時に行うことを特徴とする熱型赤外線撮像装置の駆動方法。

【請求項 10】 請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置において、前記複数の積分コンデンサにおける積分動作を、各積分コンデンサごとに順次時間をずらして行うことを特徴とする熱型赤外線撮像装置の駆動方法。

【請求項 11】 請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置において、前記複数の積分コンデンサにおける積分動作終了から積分値の読み出しまでの時間を、各積分コンデンサについて同じにすることを特徴とする熱型赤外線撮像装置の駆動方法。

【請求項 12】 請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置において、前記複数の積分コンデンサにおける積分動作終了後の積分値の読み出しを、各積分コンデンサについて順番に時系列で行うことを特徴とする熱型赤外線撮像装置の駆動方法。

【請求項 13】 半導体基板上に前記第 1 の熱電変換素子を 2 次元のマトリクス状に配列し、該 2 次元マトリクスの一辺に画素選択用の第 1 のシフトレジスタを持ち、他の一辺に第 2 のシフトレジスタと該第 2 のシフトレジスタによって制御されて画素選択を行う複数の第 1 のスイッチを持つとともに、第 3 のシフトレジスタと該第 3 のシフトレジスタによって制御されて前記積分コンデンサを選択する複数の第 2 のスイッチを持つことを特徴とする請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置。

【請求項 14】 半導体基板上に前記第 1 の熱電変換素子を 2 次元のマトリクス状に配列し、該 2 次元マトリクスの一辺に画素選択用のトランジスタを持ち、他の一辺に画素選択用の第 1 のスイッチを持つとともに、各画素を選択するための入力または内部で発生した論理信号を、前記トランジスタまたはスイッチを駆動するレベルにまで変換するレベル変換器を備えることを特徴とする請求項 1 から 8 までのうちのいずれかに記載の熱型赤外線撮像装置。

【請求項 15】 前記第 2 の熱電変換素子と接続されるバイポーラトランジスタのベースまたは電界効果トランジスタのゲートに、ランプ波形発生器を備えることを特徴とする請求項 6 から 7 までのうちのいずれかに記載の熱型赤外線撮像装置。

【請求項 16】 前記ランプ波形発生器は、ランプ発生用トランジスタ（または電界効果トランジスタ）と、該ランプ発生用トランジスタのエミッタ（またはソース）

3

に接続されたランプ発生用抵抗と、該ランプ発生用トランジスタのコレクタ（またはドレイン）に接続されたランプ発生用コンデンサとを有し、前記ランプ発生用トランジスタのベース（またはゲート）に inputs する電圧を  $V_{bramp}$ 、ランプ電圧を  $V_r$ 、前記第 2 の熱電変換素子の抵抗を  $R_{b2}$  として、ランプ発生用抵抗の抵抗値  $R_{ramp}$  を  $R_{b2} \cdot (V_{bramp} / V_r)^2$  以下に設定することを特徴とする請求項 15 に記載の熱型赤外線撮像装置。

【請求項 17】 半導体基板上に 2 次元のマトリクス状に配列された各画素ごとに、前記第 1 の熱電変換素子と前記第 2 の熱電変換素子とを配置することを特徴とする請求項 6 から 7 までのうちのいずれかに記載の熱型赤外線撮像装置。

【請求項 18】 半導体基板上に画素ごとに 2 次元のマトリクス状に配列された入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する熱電変換素子と、該各画素の熱電変換素子を選択するためのスイッチと、各画素の熱電変換素子の信号を選択または積分するためのトランジスタを有し、各画素を選択するための入力または内部で発生した論理信号を、前記各トランジスタまたはスイッチを駆動するレベルにまで変換するレベル変換器を備えることを特徴とする熱型赤外線撮像装置。

【請求項 19】 半導体基板上に画素ごとに 2 次元のマトリクス状に配列された入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する熱電変換素子と、該各画素の熱電変換素子の信号を切り替えるためのスイッチと、各画素の熱電変換素子の信号を選択または積分するためのトランジスタと、該各スイッチとトランジスタとを制御するためのシフトレジスタとを有する熱型赤外線撮像装置において、該シフトレジスタが発生する論理信号を、前記スイッチまたはトランジスタを駆動するレベルにまで変換するレベル変換器を備えることを特徴とする熱型赤外線撮像装置。

【請求項 20】 半導体基板上に、画素ごとに、入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第 1 の熱電変換素子と、該第 1 の熱電変換素子の出力のバイアス成分を補償するための第 2 の熱電変換素子とを備えると同時に、各画素ごとに不揮発性記憶素子を配置して、各第 1 の熱電変換素子と第 2 の熱電変換素子の抵抗の比率のばらつきを補正することを特徴とする熱型赤外線撮像装置。

【請求項 21】 前記不揮発性記憶素子が、フローティングゲートを有する MOS 電界効果トランジスタからなることを特徴とする請求項 20 に記載の熱型赤外線撮像装置。

【請求項 22】 前記フローティングゲートを有する MOS 電界効果トランジスタが、前記第 1 または第 2 の熱電変換素子または該 MOS 電界効果トランジスタのドレ

4

インに接続された積分コンデンサのバイアス電流値または該積分コンデンサのバイアス電荷量に応じてそのしきい値電圧を変化させることによって、前記第 1 の熱電変換素子と第 2 の熱電変換素子の抵抗の比率のばらつきを補正することを特徴とする請求項 21 に記載の熱型赤外線撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、赤外線撮像装置とその駆動方法に関し、特に入射赤外線を熱の形でとらえる熱型赤外線撮像装置とその駆動方法に関するものである。

【0002】 熱型赤外線撮像装置は、例えば物体の各部から放射される赤外線を吸収して熱に変換し、さらに熱を電気信号に変換して、画像として表示することによって、物体の表面の温度分布を計測する等の目的に用いられるものである。

【0003】 熱型赤外線撮像装置においては、出力信号における大きなバイアス成分に基づくノイズを除去して S/N を向上するとともに、測定を安定に行えるようにし、画素間のばらつきを小さくすることが必要である。

【0004】

【従来の技術】 従来の熱型赤外線撮像装置としては、例えば本発明者の先願発明である特開平 7-193752 号および特願平 6-189144 号に記載されたものがある。

【0005】 図 21 は、従来の熱型赤外線撮像装置の断面図を示したものである。また図 22 は、従来の熱型赤外線撮像装置の平面図を示したものである。先願の熱型赤外線撮像素子は、図 21、図 22 に一例を示すように、半導体基板 20 とその基板表面に走査回路 21 を持ち、その上に入射赤外線を電気信号に変換する受光部を持っている。

【0006】 受光部は、シリコン酸化膜 22 と、空洞 23 と、アルミニウム (A1) からなるグラウンド配線 24 と、A1 からなる信号配線 25 と、スリット 26 と、チタンボロメータ 27 と、シリコン酸化膜 28 と、窒化チタン 29 と、垂直選択線 30 とを有している。

【0007】 この走査回路および受光部は、二次元の赤外線画像が得られるようにするために、複数の画素に対する回路および受光部を集積化している。

【0008】 受光部は赤外線を吸収する赤外線吸収層と、熱の逃げを防ぐダイヤフラム、熱を電気信号に変換する熱電変換素子からなる。ダイヤフラムはその下層をエッチングで取り除くことによって、宙に浮いた膜状の構造を形成している。熱電変換素子は、この例では温度によってその電気抵抗値が変化するボロメータを用いており、ボロメータの材質としてチタンを用いている。

【0009】 各画素に入射した赤外線は、各画素の赤外線吸収層に吸収され、各画素のダイヤフラムの温度を上

10

20

30

40

50

5

昇させる。この温度上昇はチタンボロメータによって電気信号に変換され、基板上の回路を通じて順次外部に読み出される。なおこれらの詳細については、特願平 6-189144 号に記載されている。

【0010】物体は、プランクの式に基づいて、その温度に応じたあるパワーの赤外線を放射している。このため赤外線撮像装置は、可視光の撮像装置と異なり、大きなバイアス成分を持っている。例えば 300° K 付近の物体の赤外線を撮像する場合、300° K の物体が放射する大きなバイアス成分の上の、わずかな信号成分を取り出す必要がある。

【0011】さらにボロメータ型の赤外線撮像素子では、信号を読み出すためにバイアス電流を流す必要があり、常温で動作するボロメータ型の赤外線撮像素子では特に信号電流に対するバイアス電流の割合が大きくなり、これもバイアス成分を大きくする原因になっている。

【0012】これに対して、従来の熱型赤外線撮像装置は、信号を電流に変換するトランジスタとは別に定電流源を設けて、この信号に対して非常に大きなバイアス成分をキャンセルしている。

【0013】図 23 は、従来の熱型赤外線撮像装置の回路図を示したものであって、ボロメータ 1 と、画素スイッチ 2 と、垂直 AND 素子 3 と、水平スイッチ 4 と、水平 AND 素子 5 と、グラウンド線 6 と、垂直信号線 7 と、水平信号線 8 と、垂直シフトレジスタ 9 と、ラッチ 10 と、水平シフトレジスタ 11 と、出力 (1) 12 と、出力 (2) 13 と、積分回路 (1) 14 と、積分回路 (2) 15 とを有することが示されている。なお、これらの詳細については、特開平 7-193752 号に記載されている。

【0014】またこの例では、積分コンデンサを各画素に設けている。これによって積分時間を大きくすることができ、ノイズの帯域を狭くしてノイズを減らすことができる（特開平 7-193752 号参照）。また他の例として、量子型赤外線撮像装置の場合に、積分コンデンサを各ラインに設けて積分コンデンサを大きくできるようにした例が、特願平 5-229946 号に記載されている。

【0015】一般に赤外線撮像装置では、各画素の検出器のばらつきなどに起因する、バイアスレベルのばらつきが存在する。これを固定パターンノイズ (FPN) と称し、通常、補正回路を設けて補正を行っている。この一例として従来例では、赤外線撮像素子外部にバイアスレベルのばらつき量を保持するメモリーを設けて、固定パターンノイズを補正している（特願昭 6-189144 号参照）。

【0016】また先願の例では、デバイスの出力に積分トランジスタを持っており、このトランジスタのエミッタを出力に接続し、コレクタを積分コンデンサに接続し

6

ている（特願平 6-189144 号参照）。

【0017】

【発明が解決しようとする課題】先願の特開平 7-193752 号公報に開示された技術においては、大きなバイアス成分をカットして信号成分を取り出すことができるが、以下のような問題がある。

【0018】熱電変換素子の信号を積分するためには、熱電変換素子の抵抗変化または電圧変化を電流変化に変換する必要がある。そのためには、トランジスタなどの増幅素子または非線形素子が必要となるが、トランジスタにはバイポーラ型にしても、MOS 型にしても、ショットノイズ、ジョンソンノイズなどのノイズが存在する。S/N を良くするためには、このトランジスタによるノイズを極力小さくする必要がある。

【0019】特願昭 6-189144 号で使用している積分回路は、非常に低ノイズであるが、上述したバイアス成分のキャンセルについて考慮されていない。両先願の技術を組み合わせても、さらに以下のような問題が残る。

【0020】図 22 に示されたようなボロメータを用いた熱型赤外線撮像装置では、デバイスの温度が変化した場合、デバイス上のボロメータの温度も当然変化するため、その温度変化はそのまま信号に現れることになる。例えば、温度差 1℃ の被写体を見たときのダイアフラムの温度変化は、0.002℃ 程度のわずかな温度差であるため、このデバイスの温度変化（ドリフト）は大きな影響を与える。そこで、この対策のために、恒温装置や補正回路が必要になるほか、信号のダイナミックレンジも狭まるという問題がある。

【0021】さらにバイアス成分をキャンセルする回路のノイズは、S/N 改善のため極力小さくする必要があるが、従来例では考慮されていない。

【0022】さらに従来の熱型赤外線撮像装置は、各画素ごとに積分用のコンデンサを持っているため、コンデンサの容量を大きくするには限界があり、そのため、信号のダイナミックレンジも制限されてしまうという問題がある。これに対して、画素の各列に積分コンデンサを配置する量子型の例があるが、熱型の赤外線撮像装置にはそのまま適用できない。

【0023】さらに S/N 改善のためにはバイアス電流を大きくする必要があり、その場合デバイスの動作電圧が増大するが、その場合の対策が従来例では考慮されていない。

【0024】さらにボロメータは電流を流すと自己発熱を起こし、この自己発熱によって信号のダイナミックレンジを制限する場合があるが、その場合の対策が従来例では考慮されていない。

【0025】さらに固定パターンノイズは、信号のダイナミックレンジを狭めるという問題があり、従来例でも補正回路などで補正を行っているが、補正回路には A/

D変換器やメモリなど大規模な回路が必要になるという問題がある。

#### 【0026】

【発明の目】 本発明は、このような従来技術の課題を解決しようとするものであって、ノイズを十分小さくすることができるとともに、信号のダイナミックレンジを広くすることができ、回路構成が簡単な熱型赤外線撮像装置およびその駆動方法を提供することを目的としている。

#### 【0027】

【課題を解決するための手段】 以下、上述の本発明の課題を解決するための具体的手段を掲げる。

【0028】 (1) 本発明の熱型赤外線撮像装置は、入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第1の熱電変換素子101と、第1の熱電変換素子101をエミッタに接続された第1のバイポーラトランジスタ102と、コレクタを第1のバイポーラトランジスタ102のコレクタに接続された第2のバイポーラトランジスタ104と、第2のバイポーラトランジスタ104のエミッタに接続された抵抗103とを電源に接続するとともに、第1のバイポーラトランジスタ102と第2のバイポーラトランジスタ104のそれぞれのコレクタの接続点に積分コンデンサ105を接続してなり、積分コンデンサ105に対象物の温度に対応する電圧を得るものである。

【0029】 (2) (1) の場合に、第1のバイポーラトランジスタ102と、第2のバイポーラトランジスタ104のそれぞれのコレクタに流れる電流値を、ほぼ同じに設定する。

【0030】 (3) 本発明の熱型赤外線撮像装置は、入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第1の熱電変換素子と、第1の熱電変換素子をソースに接続された第1の電界効果トランジスタと、ドレインを第1の電界効果トランジスタのドレインに接続された第2の電界効果トランジスタと、第2の電界効果トランジスタのドレインに接続された抵抗とを電源に接続するとともに、第1の電界効果トランジスタと第2の電界効果トランジスタのそれぞれのドレインの接続点に積分コンデンサを接続してなり、この積分コンデンサに対象物の温度に対応する電圧を得るものである。

【0031】 (4) (3) の場合に、第1の電界効果トランジスタと、第2の電界効果トランジスタのそれぞれのドレインに流れる電流値を、ほぼ同じに設定する。

【0032】 (5) (1) ~ (4) の場合に、抵抗の値を、第1の熱電変換素子の抵抗値の1.5倍から10倍、好ましくは2倍から5倍とする。

【0033】 (6) (1) ~ (5) の場合に、抵抗に代えて入射赤外線を吸収して発生した熱によって温度が変化しない第2の熱電変換素子を用い、第2の熱電変換素子と第

1の熱電変換素子のそれぞれの温度係数をほぼ同じにする。

【0034】 (7) (6) の場合に、半導体基板上に熱の放散を妨げるようにした熱分離構造部を設け、第1の熱電変換素子をこの熱分離構造部に設けるとともに、第2の熱電変換素子を、この熱分離構造部以外の半導体基板上に設ける。

【0035】 (8) (1) ~ (7) の場合に、半導体基板上に第1の熱電変換素子を2次元のマトリクス状に配列するとともに、積分コンデンサを、2次元マトリクスの各ラインまたは複数ラインごとに1個配置する。

【0036】 (9) (1) ~ (8) の場合の熱型赤外線撮像装置の駆動方法として、複数の積分コンデンサにおける積分動作を、各積分コンデンサについて同時に行う。

【0037】 (10) (1) ~ (8) の場合の熱型赤外線撮像装置の駆動方法として、複数の積分コンデンサにおける積分動作を、各積分コンデンサごとに順次時間をずらしで行う。

【0038】 (11) (1) ~ (8) の場合の熱型赤外線撮像装置の駆動方法として、複数の積分コンデンサにおける積分動作終了から積分値の読み出しまでの時間を、各積分コンデンサについて同じにする。

【0039】 (12) (1) ~ (8) の場合の熱型赤外線撮像装置の駆動方法として、複数の積分コンデンサにおける積分動作終了後の積分値の読み出しを、各積分コンデンサについて順番に時系列で行う。

【0040】 (13) (1) ~ (8) の場合に、半導体基板上に、第1の熱電変換素子を2次元のマトリクス状に配列し、この2次元マトリクスの一辺に画素選択用の第1のシフトレジスタを持ち、他の一辺に第2のシフトレジスタと、第2のシフトレジスタによって制御されて画素選択を行う複数の第1のスイッチを持つとともに、第3のシフトレジスタと、第3のシフトレジスタによって制御されて積分コンデンサを選択する複数の第2のスイッチを持つ。

【0041】 (14) (1) ~ (8) の場合に、半導体基板上に、第1の熱電変換素子を2次元のマトリクス状に配列し、この2次元マトリクスの一辺に画素選択用のトランジスタを持ち、他の一辺に画素選択用の第1のスイッチを持つとともに、各画素を選択するための入力または内部で発生した論理信号を、トランジスタまたはスイッチを駆動するレベルにまで変換するレベル変換器を備える。

【0042】 (15) (6) ~ (8) の場合に、第2の熱電変換素子と接続されるバイポーラトランジスタのベースまたは電界効果トランジスタのゲートに、ランプ波形発生器を備える。

【0043】 (16) (15) の場合に、ランプ波形発生器は、ランプ発生用トランジスタ（または電界効果トランジスタ）と、このランプ発生用トランジスタのエミッタ

(またはソース)に接続されたランプ発生用抵抗と、ランプ発生用トランジスタのコレクタ(またはドレイン)に接続されたランプ発生用コンデンサとを有し、ランプ発生用トランジスタのベース(またはゲート)に入力する電圧を $V_{bramp}$ 、ランプ電圧を $V_r$ 、第2の熱電変換素子の抵抗を $R_{b2}$ として、ランプ発生用抵抗の抵抗値 $R_{ramp}$ を、 $R_{b2} \cdot (V_{bramp}/V_r)^2$ 以下に設定する。

【0044】(17)(1)～(8)の場合に、半導体基板上に2次元のマトリクス状に配列された各画素ごとに、第1の熱電変換素子と第2の熱電変換素子とを配置する。

【0045】(18)本発明の熱型赤外線撮像装置は、半導体基板上に画素ごとに2次元のマトリクス状に配列された入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する熱電変換素子と、この各画素の熱電変換素子を選択するためのスイッチと、各画素の熱電変換素子の信号を選択または積分するためのトランジスタを有し、各画素を選択するための入力または内部で発生した論理信号を、各トランジスタまたはスイッチを駆動するレベルにまで変換するレベル変換器を備えるものである。

【0046】(19)本発明の熱型赤外線撮像装置は、半導体基板上に画素ごとに2次元のマトリクス状に配列された入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する熱電変換素子と、この各画素の熱電変換素子の信号を切り替えるためのスイッチと、各画素の熱電変換素子の信号を選択または積分するためのトランジスタと、各スイッチとトランジスタとを制御するためのシフトレジスタとを有する熱型赤外線撮像装置において、シフトレジスタが発生する論理信号を、スイッチまたはトランジスタを駆動するレベルにまで変換するレベル変換器を備えるものである。

【0047】(20)本発明の熱型赤外線撮像装置は、半導体基板上に、画素ごとに、入射赤外線を吸収して発生した熱に応じて定まる温度に対応する電気信号を発生する第1の熱電変換素子と、第1の熱電変換素子の出力のバイアス成分を補償するための第2の熱電変換素子とを備えるとともに、各画素ごとに不揮発性記憶素子を配置して、各第1の熱電変換素子と第2の熱電変換素子の抵抗の比率のばらつきを補正するものである。

【0048】(21)(20)の場合に、不揮発性記憶素子を、フローティングゲートを有するMOS電界効果トランジスタから構成する。

【0049】(22)(21)の場合に、フローティングゲートを有するMOS電界効果トランジスタが、第1または第2の熱電変換素子または該MOS電界効果トランジスタのドレインに接続された積分コンデンサのバイアス電流値、またはこの積分コンデンサのバイアス電荷量に応じてそのしきい値電圧を変化させることによって、第1の熱電変換素子と第2の熱電変換素子の抵抗の比率のば

らつきを補正する。

【0050】

【発明の実施の形態】図1は、本発明の一実施形態を示す熱型赤外線撮像装置の回路図である。

【0051】図1に示すように、半導体基板上に101チタンボロメータ1(ダイヤフラム上)、102NPNトランジスタ、103チタンボロメータ2(基板上)、104PNPトランジスタ、105積分コンデンサを形成している。

【0052】101チタンボロメータ1は、従来例と同様に、熱の逃げを防いだダイヤフラム上に形成しており、入射赤外線に対して感度がある。102NPNトランジスタのベースに電圧 $V_{b1}$ を印加すると、102NPNトランジスタのベース、エミッタ間電圧を $V_{be}$ として、101チタンボロメータ1には、 $(V_{b1} - V_{be})$ の電圧がかかる。

【0053】これによって、101チタンボロメータ1の抵抗を $R_{b1}$ とすると、102NPNトランジスタのコレクタには、 $I_{c1} = (V_{b1} - V_{be}) / R_{b1}$ の電流が流れることになる。

【0054】103チタンボロメータ2は基板上に形成しており、入射赤外線に対して感度がない。104PNPトランジスタのベースに電圧 $V_{b2}$ を印加すると、上記と同様に、104PNPトランジスタのコレクタには、 $I_{c2} = (V_{b2} - V_{be}) / R_{b2}$ の電流が流れる。ここで、 $R_{b2}$ は103チタンボロメータ2の抵抗である。103チタンボロメータ2を基板上に形成するのは、入射赤外線に対して感度を持たせないためと、後述する自己発熱の対策のためである。

【0055】入射赤外線を遮断した状態では、102NPNトランジスタのコレクタ電流 $I_{c1}$ と、104PNPトランジスタのコレクタ電流 $I_{c2}$ はつり合っており、105積分コンデンサにはほとんど電流が流れない。

【0056】赤外線が入射すると、熱分離されたダイヤフラムの温度が上昇し、ダイヤフラム上の101チタンボロメータ1の抵抗値が変化する。この抵抗の変化は $I_{c1}$ を変化させる。しかしながら、基板上の103チタンボロメータ2の抵抗値は変化しないため、 $I_{c2}$ は変化しない。

【0057】コレクタ電流 $I_{c1}$ の変化によって、差分 $\Delta I = (I_{c2} - I_{c1})$ が生じ、105積分コンデンサに蓄えられる。この差分 $\Delta I$ は、信号成分と、除ききれなかったバイアス成分からなっており、大きなバイアス成分は取り除かれている。

【0058】例えば、1mAのバイアス電流を流したとき、1℃の温度差の被写体を見た時の信号成分はこの内の6nA程度(ダイヤフラムの温度上昇は2m℃、ボロメータの温度係数は0.3%/℃として計算)であり、バイアス電流を取り除く効果は非常に大きい。



11

【0059】通常、Rb1、Rb2などのばらつきなどによって、完全にバイアス成分を取り除くことは難しいが、ばらつきによって除ききれない1%以外の、99%程度までバイアス成分を取り除くことは可能であり、これによって積分コンデンサを大幅に小さくすることが可能となる。

【0060】例えば、4μsecの積分を行い、コンデンサの電圧を5Vまでとした場合、バイアス電流が1mAのままでは、800pFもの容量が必要になるのに対し、本発明の回路では、8pF程度で十分である。

【0061】またボロメータ型の熱型赤外線撮像装置では、バイアス電流に比例して、積分時間のルートに比例してS/Nが改善される。つまり、積分コンデンサに蓄えられる信号成分を大きくできればできるほど、S/Nが改善されることになり、バイアス電流を取り除ける意義は大きい。

【0062】さらに本発明は、Rb2として単なる抵抗ではなく、103チタンボロメータ2を用いている。この103チタンボロメータ2の抵抗の温度係数は、101チタンボロメータ1と同じにしている。これによってデバイスの温度が変化しても、Rb1、Rb2は同じ割合で変化し、従って、上式よりIc1、Ic2も同じ割合で変化するので、デバイスの温度変化をキャンセルで\*

$$i_n^2 = i_{nb1}^2 + i_{nb2}^2 + \left\{ \frac{i_{n1}^2}{g_m(Rb1/\pi)} \right\} + \left\{ \frac{i_n^2}{g_m(Rb2/\pi)} \right\}$$

【0067】この場合、トランジスタのノイズは、相互コンダクタンス(gm)や、ボロメータ抵抗(Rb1、Rb2)、rπ(ベース、エミッタ間抵抗)で割算される形となり、これらの値が大きいほどノイズ電流inに現れにくいことになる。これは、相互コンダクタンス(gm)やボロメータ抵抗、rπを大きくすれば、トランジスタのノイズを見えにくくできることになり、ボロメータ型の積分回路として非常に有効である。

【0068】一般にバイポーラトランジスタはgmが大きく、1/fノイズも比較的小さいため都合がよいが、バイポーラ回路だけですべての回路を作成した場合、チップ面積が増大したり、消費電力が大きくなるという問題もある。

【0069】これに対して、MOSFETのgmは、バイポーラトランジスタに比べて小さいが、ゲート幅を大きくしたり、ゲート長やゲート酸化膜厚を小さくすることによって、gmを十分大きくすることは可能であり、MOSFETを積分回路に使用することが可能である。

【0070】また一般に、MOSFETは1/fノイズが大きいという問題があるが、その対策として、半導体基板の表面をチャンネルとして使用しない埋め込み型MOSFETを使ったり、接合型FETを使用することも

12

\*きる。これに対して、Rb2として単なる抵抗を用いた場合は、デバイスの温度変化によってIc1のみ変化し、ダイナミックレンジを簡単にはずれてしまうことになる。

【0063】図2は、本発明の熱型赤外線撮像装置の動作を表す回路図(1)であって、上述したRb1(101チタンボロメータ1)、Rb2(103チタンボロメータ2)による補償回路の等価回路と、出力電流in2とを示している。

【0064】ボロメータやトランジスタは、ジョンソンノイズやショットノイズ、1/fノイズなどの各種のノイズを持っている。ボロメータ自身のノイズは、材料などを選定して小さくする必要があることは当然であるが、トランジスタのノイズはボロメータのノイズに対してさらに小さくする必要がある。

【0065】この回路において、積分コンデンサに流れるノイズ電流inは、次式(1)に示すように、2つのボロメータのノイズ電流inb1とinb2、および2つのトランジスタのノイズ電流in1とin2の2乗和で表される。

【0066】

【数1】

-----式(1)

考えられる。

【0071】積分回路部分にバイポーラトランジスタを用い、シフトレジスタなどノイズに関係しない部分にMOSFETを使用した、バイポーラ・MOSFET一体型の構成にすれば、製造プロセスは若干複雑になるが効果的である。近年、ゲートアレイなどで、このようなBiCMOSのプロセスが普及し始めているので、それらを利用して十分安価に作ることが可能である。図1に示された回路は、このBiCMOS構成の場合の一例である。

【0072】前述したように、図2のRb1とRb2にはほぼ同じ電流が流れるようにして、バイアス成分を取り除いている。しかしながら、ノイズの観点からすれば、Rb2はバイアス成分を除去するためだけに存在するものであるため、Rb2の発生するノイズは可能な限り小さくする必要がある。

【0073】Rb2のジョンソンノイズを見えにくくするには、Rb2の抵抗値を大きくする必要があるが、その場合Rb1とほぼ同じ電流を流すために、電圧を上げることが必要となる。

【0074】通常ノイズが3dB程度増大すると、人間の目で認識できるようになる。Rb2がRb1に対して



13

1. 5倍だとノイズの増大は2. 2 dB、抵抗比が2倍程度であれば、ノイズの増大は1. 8 dB程度で済む。さらに抵抗比が5倍程度であればノイズの増大は0. 8 dB程度で済むが、その代わり、Rb2の両端の電圧がかなり大きくなって来る。

【0075】もしも抵抗比10倍では、ノイズの増大は0. 4 dBであって、非常に小さいが、電圧は非常に大きくなる。このため、Rb2の値としては、Rb1の1. 5倍から10倍、好ましくは2倍から5倍程度とが望ましい。

【0076】図1における各列の105積分コンデンサは、109水平スイッチ1を通して順次 107ソースフォロワ、108負荷トランジスタは、111水平信号線1に信号を送り出すためのバッファである。このバッファは、省略することも可能である。110水平シフトレジスタ1は、109水平スイッチ1を順次選択してゆく。選択された積分コンデンサの電圧は、112ソースフォロワのゲートに現れる。

【0077】112ソースフォロワと113負荷トランジスタは、114出力に信号を送り出すためのバッファであり、114出力には、積分コンデンサの電圧が現れる。106リセットスイッチは、読み出された後の積分コンデンサの電圧をリセット電圧VRに戻すためのものである。この例では各積分回路に106リセットスイッチを設けているが、後に述べる1個のリセットスイッチで全積分回路をリセットすることも可能である。

【0078】ボロメータ型の熱型赤外線撮像装置では、積分時間Tsを短くしても、ボロメータに流す電流Ibを大きくしてやれば、同じS/Nが得られる。S/NはIbとTsのルートに比例する( $S/N \propto I_b \sqrt{T_s}$ )。積分コンデンサに蓄えられる電荷量Qは、IbとTsの積であるため( $Q = I_b \cdot T_s$ )、同じS/Nを得る場合、Ibを大きくしてTsを小さくした方がQは小さくなり、コンデンサの容量を小さくできる。従って、マトリクス上に並んだ各画素に積分コンデンサを配置して、積分時間を大きくとるよりも、積分時間が短くなるが、各列または複数列に1個配置した方がメリットがある場合がある。

【0079】例えば積分コンデンサを各列に配置して、4  $\mu$ sec程度の積分を行った場合、バイアス電流をImA、バイアス成分除去率を99%として、8 pF程度の容量で済む。各画素に配置して、33 msecの積分を行った場合は、同じS/Nを得るのに11  $\mu$ A程度のバイアス電流が必要となり、同じバイアス成分除去率として、700 pFもの容量が必要になってしまう。

【0080】図1の例では、102NPNトランジスタ、103チタンボロメータ2、104PNPトランジスタ、105積分コンデンサなどからなる積分回路を、複数列に1個持っている。この場合、積分時間は、積分回路を各画素に設ける場合より小さくなるが、その分、

14

Ibを大きくすることによって同じS/Nが得られる。しかも、各画素に設けるコンデンサ容量より、小さい容量のコンデンサを、複数列に1個設けるだけで良く、チップサイズを大幅に削減できる。このように積分時間は短いほど、積分コンデンサを小さくできるが、Ibが大きくなると別の問題が発生する。

【0081】前述したように、ボロメータやトランジスタには、ジョンソンノイズ、ショットノイズ、 $1/f$ ノイズなどが存在する。このうち $1/f$ ノイズは、Ibに比例して大きくなるため、 $1/f$ ノイズが支配的になると、S/N改善の効果が無くなってしまふ。従って、積分時間を短くできる限界は、Ibが大きくなって、 $1/f$ ノイズが支配的になるあたりまでである。

【0082】この $1/f$ ノイズが支配的になるIbの値は、ボロメータ材料によって異なる。3 K $\Omega$ 程度のチタンボロメータを用いた場合、この限界は例えば3 mA程度となるが、この値はボロメータの膜厚形状などによっても大きく変わってくる。本発明においては、いろいろな大きさの積分時間に対応できるように、種々の構成を後述している。

【0083】複数列に1個積分回路を持たせるようにするために、本発明では2組の水平スイッチと水平シフトレジスタを持っている。1組は、前述した積分コンデンサを選択するための、109水平スイッチ1と110水平シフトレジスタ1であり、もう1組は、マトリクス上に並んだ画素の各列を選択するための、116水平スイッチ2と117水平シフトレジスタ2である。

【0084】図1は128列の画素に対して、4個の積分回路を配置した例であり、32列に1個の積分回路を持たせている。116水平スイッチ2、117水平シフトレジスタ2は、この128列を順次選択して、4本の118水平信号線2に振り分けている。4本の118水平信号線2は、それぞれ独立の積分回路に接続されている。

【0085】120画素スイッチは各画素に配置され、各画素の101チタンボロメータ1を選択する。119垂直シフトレジスタは、この120画素スイッチを制御して各行を選択する。例えば128行の画素の場合、119垂直シフトレジスタは、128段となる。119垂直シフトレジスタがある行を選択している間、117水平シフトレジスタ2は各列を選択してゆき、その列を担当する積分回路によって積分動作が行われ、114出力に出力される。

【0086】以上の説明は、128 $\times$ 128の画素に4個の積分回路を持たせて、32列に1個の積分回路を持たせた例であるが、画素数や積分回路数はいくらかでも増大可能である。ただし、積分時間はおよそ(フレーム時間)/(行数)/(積分回路につながる列数)で定まるため、行数や列数、積分時間に応じて積分回路数を決める必要がある。本発明では、積分回路の読み出し用に

15

も、110水平シフトレジスタ1を持っているため、積分回路数が増大しても、110水平シフトレジスタ1の段数を増やすだけで容易に対応できる。

【0087】図3は、本発明の熱型赤外線撮像装置の動作を表す回路図(2)であって、図1における積分回路部分を抜き出した回路図である。図1の各部の電圧は、例えば次のように設定する。

【0088】101チタンボロメータに1mAの電流を流す場合、101チタンボロメータ1の抵抗を例えば3K $\Omega$ として、102NPNトランジスタのエミッタ電圧は3Vとなる。このとき102NPNトランジスタのベース電圧 $V_{b1}$ は、 $V_{be}$ を0.7Vとして約3.7Vとなる。

【0089】102NPNトランジスタのコレクタは、105積分コンデンサに接続されている。この部分の電圧は積分動作中、動作点を中心に变化する。この変化の間もNPNトランジスタは定電流動作をする必要があり、そのために、この動作点は、エミッタ電位(3V)より例えば5V程度高くした8Vに設定する。104PNPトランジスタのエミッタ電位も、同じ理由で動作点(8V)から5V程度高くとり、13Vとする。

【0090】ベース電圧 $V_{b2}$ は、 $V_{be}$ を0.7Vとして12.3Vとなる。103チタンボロメータ2の抵抗を、前述したノイズ上の理由で、101チタンボロメータ1の例えば2倍の6K $\Omega$ に設定した場合、103チタンボロメータ2に1mA流すために $V_e$ は19Vに設定する。

【0091】以上の説明は、 $V_{b1}$ 、 $V_{b2}$ を一定と考えた場合について行ったが、これ以外に次のような問題がある。101チタンボロメータ1は、熱分離されたダイアフラム上に形成されているため、電流を流すとジュール熱によって温度上昇を引き起こす。この温度上昇は、流す電流によっても異なるが、数10 $^{\circ}\text{C}$ にまで達することもあり、ボロメータの抵抗値を数%変えることになる。

【0092】103チタンボロメータ2は、基板上に形成しているため、これを流れる電流 $I_{c2}$ にこのような変化はない。103チタンボロメータ2は、各行の選択の度にバイアスキャンセルのために使用されるため、このように基板上に形成しないと、自己発熱が非常に大きくなってしまふ。このため、積分動作中、 $I_{c2}$ は一定であるのに $I_{c1}$ は減少して、バイアス成分がキャンセルされなくなってしまう。

【0093】図4は、本発明の熱型赤外線撮像装置の動作を示すタイミング図であって、(a)はバイアス成分の時間的変化を示し、バイアス成分がキャンセルされずに、コンデンサの両端の電圧が積分動作中に飽和してしまうことが示されている。

【0094】この対策として本発明では、104PNPトランジスタのベースに、図4(b)の $V_{b2}$ に示すよ

16

うなランプ波形を入力して、 $I_{c2}$ を故意に変化させることによって、温度上昇による $I_{c1}$ の変化をキャンセルしている。

【0095】例えばボロメータの自己発熱のピークが10 $^{\circ}\text{C}$ として、ボロメータの温度係数を0.3%/ $^{\circ}\text{C}$ とした場合、ボロメータの抵抗値は3%上昇し、 $I_{c1}$ は3%低下する。通常、ダイアフラムの熱時定数は積分時間よりはるかに大きいため、この温度上昇は時間に対してほぼリニアとなる。 $R_{b2}$ の両端の電圧は6Vであるため、図4(b) $V_{b2}$ のように、12.3Vから12.12Vまで0.18V(6V $\times$ 3%)リニアに変化するランプ波形を入力すると、 $I_{c2}$ も3%変化し、 $I_{c1}$ の変化をキャンセルできる。図1の115は、このような動作をするランプ波形発生器である。

【0096】図5は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(1)であって、図5(c)はランプ波形発生器の一例を示している。

【0097】図5(c)に示すように、ランプ波形発生器は、501NPNトランジスタ、抵抗 $R_{ramp}$ 、コンデンサ $C_{ramp}$ 、502P型MOSFET、503バッファからなっている。

【0098】 $V_{b2}$ には、ランプ波形の最大値にあたる電圧(12.3V)を与えてやる。501NPNトランジスタのベースに与える電圧 $V_{bramp}$ は、ランプ波形の期間を $T_r$ 、ランプ電圧を $V_r$ として、 $V_{bramp} = C_{ramp} \cdot R_{ramp} \cdot V_r / T_r + V_{be}$ ( $V_{be}$ は約0.7V)となるように設定する。

【0099】ただし、501NPNトランジスタが定電流動作するように、 $V_{bramp} < V_{b2}$ とする必要がある。ランプ電圧 $V_r$ は、103チタンボロメータ2の両端の電圧(例えば6V)が、上述した3%変化する電圧(0.18V)に設定する。

【0100】図5(c)の $P_{ramp}$ は502P型MOSFETを制御するパルスであり、116水平スイッチ2がONするのと同じタイミングで、502P型MOSFETがONするようにパルスを与える。

【0101】この115ランプ波形発生器の出力は、104PNPトランジスタのベースに入力されるため、この回路のノイズに関しても注意する必要がある。 $R_{ramp}$ の抵抗値の選定は、そのジョンソンノイズが、101チタンボロメータ1または103チタンボロメータ2に対して、十分小さくなるようにする必要がある。

【0102】 $R_{ramp}$ のジョンソンノイズは、105積分コンデンサに流れるノイズ電流として現れるが、そのゲインは $T_r / (C_{ramp} \cdot R_{b2})$ で表される。このゲインは、当然小さい方がよい。この $R_{ramp}$ のジョンソンノイズの現れ方を、チタンボロメータ $R_b$ のそれに対して、同等かそれ以下にするためには、次式(2)、(3)とする必要がある。次式(2)中、 $k$ は

10

20

30

40

50

17

ボルツマン定数、 $T$ は絶対温度である。

\* \* 【0103】

$$4kT/Rb \geq (Tr/Cramp/Rb2)^2 \cdot 4kT/Rramp$$

… (式2)

$$Rramp \leq Rb2 \cdot (Vbramp/Vr)^2$$

… (式3)

【0104】この場合、次式(4)となる。

※ ※ 【0105】

$$Cramp = Vbramp \cdot Tr / (Vr \cdot Rramp) \quad \dots (式4)$$

【0106】このため、 $Rramp$ は、式(3)を満たす限り、できるだけ大きい方が $Cramp$ を小さくできる。いま、 $Rb2$ を $6K\Omega$ 、 $Vbramp$ を $10V$ 、 $Vr$ を $0.18V$ とした場合、式(3)から $Rramp$ は $18.5M\Omega$ が上限である。 $Tr$ を $4\mu sec$ とすると、式(4)から $Cramp$ は $12pF$ となる。このレベルの容量は、 $1C$ 内で容易に作成可能である。

【0107】以上の説明は、 $115$ ランプ波形発生器を $104PNP$ トランジスタのベースに接続するものとして説明を行ったが、 $102NPN$ トランジスタのベースに接続することも可能である。この場合は、各部の設定電圧が変わってくる。

【0108】本発明においては、前述したようにバイアス電流を大きくさせるため、各部の電圧が増大する。そのためデバイス上の回路の動作電圧を上げる必要があるが、そのために本発明ではレベル変換器を備えている。図1において、 $121$ から $128$ は、このレベル変換器を構成している。

【0109】通常、デバイスにタイミングを供給するデバイス周辺のタイミング回路は、 $5V$ 系の論理 $IC$ で構成されている。しかしながら前述したように、デバイス内の例えば $109$ 水平スイッチ1などは、動作点( $8V$ ) + ダイナミックレンジ( $5V$ )のような、高い電圧( $13V$ )を扱う。

【0110】図5において、(a)、(b)は、 $109$ 水平スイッチ1、 $106$ リセットスイッチの具体的な回路例を示している。この回路では、スイッチを制御するパルスは、スイッチを通る信号と同じか、それ以上の電圧のパルスを与える必要があるが、このような場合、レベル変換器がないと、ダイナミックレンジが制限されてしまう。

【0111】図6は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(2)であって、図6(b)は、レベル変換器の具体的な回路構成の例を示している。

【0112】図1において、 $109$ 水平スイッチ1に高電圧のパルスを与えるために、 $110$ 水平シフトレジスタ1もこの高電圧( $13V$ )で動作させるとする。このとき、 $129$ 水平データ入力1、 $130$ 水平クロック入力1に、このレベル変換器( $121$ 、 $122$ )が必要になってくる。図6(b)の $VDD$ は、入力する論理振幅(例えば $5V$ )、 $V1$ は必要な高電圧(例えば $13V$ )に設定する。

【0113】これによって入力した $5V$ 系の制御パルス

18

は、 $121$ 、 $122$ レベル変換器で高電圧( $13V$ )に変換されて、 $13V$ で動作する $110$ 水平シフトレジスタ1に入力される。 $110$ 水平シフトレジスタ1は、高電圧( $13V$ )パルスを、順次、 $109$ 水平スイッチ1に与えて選択してゆく。

【0114】以上の説明は、レベル変換器をデバイスの入力部に配置するものとして説明を行ったが、レベル変換器は、デバイス内部に配置することも可能である。例えばレベル変換器を、 $110$ 水平シフトレジスタ1と各 $109$ 水平スイッチ1の間に配置することによって、同じ目的を達成できる。この場合は、 $110$ 水平シフトレジスタを高電圧で動作させる必要がないため、低耐圧の回路が使用でき、高速、低電力化が可能となる。

【0115】ただし、レベル変換器を各水平スイッチの前に配置するため、チップ面積が増大する場合がある。図1の例では、レベル変換器を各部の入力に配置しているが、動作させる電圧によって省略することも可能である。

【0116】図7は、本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(1)であって、図1の回路構成における駆動タイミングを示したものである。

【0117】図1の $119$ 垂直シフトレジスタが、各行を順次選択するために、 $135$ 垂直データとして、 $Vsync$ を入力し、 $136$ 垂直クロックとして $Hsync$ を入力する。 $Vsync$ は、例えば $30Hz$ のフレーム周波数の場合、 $33msec$ に1回パルスが出力されるようにする。 $Hsync$ は、例えば $128$ 行を考えた場合、 $33m/128$ の、約 $250\mu sec$ に1回パルスが出力されるようにする。 $119$ 垂直シフトレジスタの出力 $V1$ 、 $V2$ 、…、 $V128$ を図7に示す。これによって、各行を順次選択することができる。

【0118】ある行が選択されている間、 $117$ 水平シフトレジスタ2は各列を選択してゆく。 $Hsync'$ 、 $Clock$ は、それぞれ $133$ 水平データ2、 $134$ 水平クロック2に入力する。前述したように、 $119$ 垂直シフトレジスタは、 $Hsync$ によって各行を選択してゆくが、このとき $120$ 画素スイッチが完全にONするのに、遅れがある場合がある。そのため、各例を選択するための $Hsync'$ を $Hsync$ に対して遅らせることが必要になる場合がある。 $117$ 水平シフトレジスタ2の出力 $H1$ 、 $H2$ 、…、 $H128$ を図7に示す。

【0119】図1の例では、4個の積分回路を持っているが、この4個の積分回路は独立に動作するため、当然のことながら、積分動作を同時に行うことができる。し

19

かしながら、完全に同時に積分を行った場合、各積分回路からの出力を同時に読み出すか、あるいは信号を一時的に記憶しておいて、順次読み出すようにする必要がある。同時に読み出す場合は、当然、積分回路の数だけ出力が必要になる。

【0120】出力を多数設けることは、デバイス外の回路が複雑になるほか、出力間のドリフトが悪化するという問題がある。また信号を一時的に記憶する場合、4つの積分回路の間で保持する時間が違ってくるため、これも4つの信号間のレベル差を生じる原因になる。

【0121】本発明においては、図7に示すように積分期間を、積分回路間で少しずつずらして、順次、信号を読み出せるようにしている。これによって、積分回路からの信号の取り出しを、114出力の1カ所にまとめることが可能になっている。

【0122】図8は、本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(2)であって、4つの積分回路の動作を詳細に示したものである。

【0123】110水平シフトレジスタ1は、前述したように各積分回路を選択するためのものであり、129水平データ1、130水平クロック1に、それぞれ図8のHsync', Clockを入力する。これによって110水平シフトレジスタ1からは、I1からI5までの積分回路選択用のパルスが出力される。

【0124】図1における、一番左の積分回路を例にとって、積分動作を説明する。一番左の積分回路は、118水平信号線の1本に接続されている。この信号線は、117水平シフトレジスタ2によって、H1列、H5列、H9列、…というように、4列おきに順番に接続されてゆく。各列には、119垂直シフトレジスタによって選択された、1つの画素が接続されている。

【0125】H1のタイミングと、一番左の積分回路の出力電圧Vc1を図8に示す。H1タイミングのハイレベルの期間、H1の積分動作が行われ、Vc1に積分波形が現れる。この積分波形は、入射赤外線の大さや、バイアス電流キャンセル時のばらつきなどによって、波形の傾きが異なってくる。

【0126】入射赤外線以外の成分は、従来あったような固定パターン除去方法によって除去を行うことができる。このVc1は、上述のI1パルスによって選択されて、111水平信号線1に送り出され、114出力(Output)に現れる。

【0127】このとき、Vc1の積分波形(三角波)の最後付近の電圧を、サンプルホールド(S/H)する必要があるため、図8に示すように、I1とS/HパルスのANDをとって、S/H1というパルスを作成し、このタイミングによって、109水平スイッチ1をONさせる。また積分動作の初めに、105積分コンデンサの電圧をリセットするために、106リセットスイッチに、図8のReset1のパルスを与える。このReset

20

et1パルスは、I1の次のパルスであるI2と、ResetパルスとのANDをとって作成している。

【0128】その後、Vc1は順次、H5、H9、…の積分を行ってゆく。Vc2からVc4も並行して、しかし少しずつ遅れて、順次積分動作を行っていく。ここでI5は、Vc4のリセットパルスを作るために存在するが、I1と全く同じパルスであり、I1を使用しても良い。ただしI1とVc4では、デバイス上での距離が離れているため、さらには積分回路間で同じレイアウトをとった方がばらつきが少ないことから、I5を使用する方が望ましい。

【0129】このように本発明では、複数の積分コンデンサに関して、積分開始時期を少しずつずらし、積分値の読み出しを各積分コンデンサごとに時系列に行い、積分終了から読み出しまでの時間を、複数のコンデンサについて同じにしている。これによって積分を並列に行うことができ、少ない積分回路数でも、積分時間を長く取れる以外に、前述したような積分回路間のばらつきやドリフトを最小限にすることができる。

【0130】図9は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(3)であって、各列に積分回路を配置した例を示している。積分時間によっては、このような選択が好ましい場合もある。特に1000×1000画素のように、画素数が増えたときに有効である。

【0131】図9に示す回路では、901垂直シフトレジスタ、902水平シフトレジスタ、903水平スイッチ1、904水平スイッチ2、909積分回路等を持っている。この場合、水平シフトレジスタは、1つで良い。

【0132】図10は、本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(3)であって、図9の回路の動作を示している。

【0133】図9において、901垂直シフトレジスタのデータ入力、クロック入力に、それぞれ図10のVsync, Hsyncを入力し、各行を順次選択してゆく。902水平シフトレジスタのデータ入力、クロック入力には、それぞれ図10のHsync', Clockを入力する。Hsync'には、図10に示すように、Clock周期の何倍もある、長い選択パルスを入力する。これによって、長い積分時間をとることができる。

【0134】例えばHsyncを250μsecとした場合、その1/2程度の125μsec程度の積分時間をとることができる。H1、H2、H3、…は、902水平シフトレジスタの出力である。長い選択期間が、少しずつ移行してゆく。これによって、904水平スイッチ2が選択され、積分を行う。Vc1、Vc2、Vc3、…は積分波形であり、125μsecの長い積分を、並列に、しかし信号の読み出しのために、少しずつ遅らせて行っている。

21

【0135】この回路では、Hsync期間の残り1/2を、信号の読み出しのために使用する。903水平スイッチ1に、H1', H2', H3', ...という読み出し用のパルスを入力する。このパルスによって、各積分回路の電圧が、905水平信号線に読み出され、906出力に出力される。ただしH1', H2', H3', ...の、図中に示すaの部分は、ある903水平スイッチ1が選択されている間、Resetパルスによって、907リセットスイッチをONさせ、各908積分コンデンサをリセットするために設けられている。

【0136】なお、図9の例では、リセットスイッチを1個だけ配置しているが、各積分回路に1個ずつ配置することも、当然可能である。

【0137】図9の回路においては、その特徴を明確にするために、図1の説明のところで示したいくつかの工夫を省略しているが、当然の事ながら、図9の回路にも適宜導入することは可能である。

【0138】図9の回路においては、各列に積分回路を配置しているが、信号の読み出しがあるため、この構成では、Hsyncの周期の期間いっぱい、積分を行うことができない。

【0139】図11は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(4)であって、ほぼHsyncの期間いっぱい、積分を行うための回路例を示している。

【0140】図11に示された回路において、各列に1101積分回路を持つことは、図9の回路と同じであるが、この例では各列に2本の垂直信号線1104と、その2本の垂直信号線を切り替えるための、2接点の1103水平スイッチ2を有している。2接点の1103水平スイッチ2の1つの接点は、1104垂直信号線の奇数行(Odd)に接続し、もう1つの接点は偶数行(Even)に接続する。

【0141】図12は、本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(4)であって、図11の回路の動作タイミングを示している。

【0142】図12において、1106垂直シフトレジスタのデータ入力、クロック入力には、それぞれ図12のVsync, Hsyncを入力する。ここで他の例と違う点は、Vsyncとして、2つのHsyncパルスにまたがる幅のパルスを入力して、各行の選択を、2周期分のHsyncに渡って行っていることである。V1, V2は垂直シフトレジスタの出力の例である。

【0143】さらに1107水平シフトレジスタのデータ入力として、Hsyncの2倍の周期を有し、デューティが50%のパルスHsync'を入力している。1107水平シフトレジスタの出力H1, H2, H3, ...は、2接点の1103水平スイッチ2に入力され、例えばハイレベルでは奇数行(Odd)、ロウレベルでは偶数行(Even)が選択される。いま、奇数行の積分動

22

作に注目すると、H1列の奇数行が選択されている間、1101積分回路は積分動作を行い、次の行である偶数行に選択が切り替わる直前に、信号を読み出す。

【0144】H1', H2', H3', ...は、信号を読み出すためのパルスであって、1102水平スイッチ1に入力する。H1'パルスが立ち上がって、信号を読み出した後、すぐに、リセットパルスResetが立ち上がり、1108積分コンデンサのリセットを行う。H1'が立ち下がった後も、少しの間、Resetはハイレベルを保持して、1105水平信号線の寄生容量をリセットする。

【0145】H2列も同じであるが、H2列を読み出すとき、すでにH1列の次の行(偶数行)の積分が始まっている。通常ならこのようなことはできないが、各列に2本の垂直信号線を有している本構成ならば可能である。同様にして、他の列の読み出しのときも、それ以前の列の偶数行の積分が始まっているが、奇数行はまだ選択されており、信号を読み出すことができる。

【0146】このようにすることによって、本構成によれば、積分時間をHsync周期の、ほぼいっぱいまで、長くすることができる。例えば、フレーム周期33msec、画素数1000×1000程度を考えた場合、Hsyncは33msec/1000=33μsecとなるが、本構成では、ほぼ33μsecいっぱい、積分時間をとることができる。各列に積分回路を持ち、垂直信号線が1本の場合、このように長くすることが困難である(クロック周波数の増大などを招く)。さらに本構成では、各列の信号の読み出しに関しても、Hsync周期をいっぱい使うことが可能であり、信号の読み出し速度に負担がかからない。

【0147】さらに水平スイッチ2としてn接点のスイッチを用い、n本の垂直信号線を切り替える構成も積分時間によっては好都合である。

【0148】図13は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(5)であって、1301水平スイッチ2として4接点のスイッチを用い、4本の垂直信号線を切り替える場合を示している。

【0149】図13に示すように、4本の垂直信号線は、それぞれの列に接続されている。この場合も、各積分回路はほぼ並列に、しかし少しずつずらして、積分を行うことができる。本実施形態は、512×512等、画素数が中程度の場合に適している。例えば画素数が512×512、フレーム周期が33msecであって、4接点のスイッチを用いた場合、積分時間は、33msec/512/4=16μsecとなる。信号の読み出しが他の場合と若干違って、n列とびに行われることになるが、このような並べ替えは、デバイス外での信号処理によって、容易に行うことができる。

【0150】図14は、本発明の熱型赤外線撮像装置の

23

一実施形態における各部回路構成例を示す回路図(6)であって、1401チタンボロメータ1(ダイヤフラム上)および1402積分トランジスタ1を、各画素に配置した例を示している。

【0151】図14のようにすることによって、画素スイッチと水平スイッチの機能を兼ねることができる。図14の例では、MOSFETを使用しているが、バイポーラトランジスタや接合型FET等、他の種類のトランジスタを使用することは、当然、可能である。

【0152】MOSFETは、バイポーラトランジスタのベース電流に相当する、ゲート回路の電流がほとんど流れないメリットがある他、BiCMOSプロセスに対して、プロセスが簡単になる特徴がある。

【0153】各画素の1402積分トランジスタ1と、1408垂直シフトレジスタの間には、1406レベル変換器1を配置している。これは、ロジックレベル(例えば5V)で動いている1408垂直シフトレジスタのレベルから、積分トランジスタに必要な電圧(例えば3.7V)にレベル変換するためのものである。このようなレベル変換器の例として、例えば図6(a)に示したような回路が考えられる。

【0154】この場合、VDDとして例えば5V、V2として例えば3.7V、V1として例えば0Vを設定する。これによって、積分時、1402積分トランジスタ1のゲートには3.7Vがかかり、非積分時は0Vとなって、トランジスタのドレインはハイインピーダンスになる。

【0155】1407レベル変換器2も、同様な目的のために設けられている。ただし、この場合、ロジックレベル(例えば5V)の信号を、1404積分トランジスタ2の積分動作に必要なゲート電圧(例えば12.3V)と、オフする電圧(例えば19V)に変換する必要がある。このようなレベル変換器の例としては、例えば図6(c)に示されたような回路が考えられる。この場合、VDDとして例えば5V、V1として例えば19V、V2として例えば12.3Vを印加する。これによって、5Vの論理振幅が、12.3Vと19Vの、1404積分トランジスタ2の動作に必要な電圧に変換される。

【0156】前述した、チタンボロメータの自己発熱対策として、この例でも、積分トランジスタにランプ波形を入力することが考えられるが、ランプ波形発生機能を持ったレベル変換器を使用することが考えられる。

【0157】図15は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(7)であって、ランプ波形発生機能を有するレベル変換器の例を示している。

【0158】例えば、図14に示す1406レベル変換器1に、ランプ波形発生機能を持たせる場合、図15

(a)に示すように、V1部分に、V10からV10+

24

$\Delta V$ まで直線的に変化する、ランプ波形を入力してやればよい。または、1407レベル変換器2に、ランプ波形発生機能を持たせる場合は、図15(b)に示すように、V2部分に、V20から $V20 + \Delta V$ 迄直線的に変化する、ランプ波形を入力してやればよい。

【0159】図14の例では、各積分回路の積分動作を、完全に並列に行うことを仮定している。この場合、積分終了から読み出しまでの時間が、1405積分コンデンサによって異なることになる。この場合、1405積分コンデンサの電荷が、リーク電流によって変化する、ドループという現象の発生が考えられる。

【0160】しかしながら、これは、1402積分トランジスタ1、1404積分トランジスタ2、1410水平スイッチおよび1405積分コンデンサ自身の、リーク電流を小さくすることと、さらには積分コンデンサを大きくすることで、対策可能である。また、これ以前の構成例のように、積分期間はほぼ並列だが、読み出しのために、少しずつずらす構成にすることも当然可能である。

【0161】図16は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(8)であって、図15に示すように、1601チタンボロメータ1、1602積分トランジスタ1を、各画素に配置して、なおかつ、1603チタンボロメータ2、1604積分トランジスタ2も、各画素に配置した例を示している。

【0162】図16において、各画素の積分トランジスタと、1609垂直シフトレジスタとの間に、図15について説明した、1607レベル変換器1と、1608レベル変換器2も配置している。

【0163】チタンボロメータは、特に画素数が大きく、画素領域の面積が大きい場合、画素間の抵抗値のばらつきが問題になる場合がある。チタンボロメータ1とチタンボロメータ2は、バイアス成分除去の目的に使用しているため、2つの間の抵抗値の比率を、可能な限り面内で均一にすることが重要である。

【0164】チタンボロメータ2を、各列に1個だけ配置した構成では、列の上部の画素と下部の画素とで、比率の差が生じてしまう。これに対しては、各画素に、チタンボロメータ1とチタンボロメータ2とを配置することによって、面内での比率の変動を最小限にすることができる。通常、チタンボロメータ1はダイヤフラム上に形成し、チタンボロメータ2は基板上に形成するが、この例では、チタンボロメータ2も、別のダイヤフラム上に形成することが可能である。

【0165】上述したチタンボロメータの面内ばらつきを補正するため、本発明においては、補正用の、不揮発性記憶素子を配置する構成も提案している。このような不揮発性記憶素子としては、半導体基板表面と通常のゲートとの間に、フローティングゲートを備えたMOSF



25

ETや、ゲート絶縁膜として、多くのトラップ順位を持ったシリコン窒化膜を用いたMNOSFETや、ゲート絶縁膜として、強誘電体材料を用いたMFSFET等を使用することができる。

【0166】図17は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(9)であって、フローティングゲートを備えたMOSFETを、各画素に配置した例を示している。

【0167】図17に示すように、1702フローティングゲートMOSFETの他に、他の例と同様に、1701チタンボロメータ1、1703チタンボロメータ2、1704積分トランジスタ2、1705積分コンデンサ、1706水平スイッチ等を備えている。

【0168】各画素の1702フローティングゲートMOSFETは、そのしきい値電圧 $V_t$ を、1701チタンボロメータ1、1703チタンボロメータ2または積分トランジスタを流れるハイアス電流、または1705積分コンデンサに存在するバイアス電荷量のばらつき量に応じて変化させる。このばらつきは、チタンボロメータ1とチタンボロメータ2、さらには、積分トランジスタや積分コンデンサの、抵抗やリーク電流、寄生容量その他の特性のばらつきを反映している。

【0169】1702フローティングゲートMOSFETの、ゲートに印加する積分電圧を $V_{b1}$ として、ドレインに流れる電流 $I_{c1}$ は、 $I_{c1} = (V_{b1} - V_t) / R_{b1}$ で、ほぼ表される。この $V_t$ を変化させることによって、各画素の $R_{b1}$ その他のばらつきを補正できる。

【0170】図18は、本発明の熱型赤外線撮像装置の動作を示す回路図(3)であって、不揮発性記憶素子への書き込み、消去、読み出しシーケンスの一例を示している。また図19は、本発明の熱型赤外線撮像装置の一実施形態を示すブロック図であって、図18に対応するブロック図を示している。

【0171】図19においては、図17に示されたような構成を持つ1901デバイス、シフトレジスタ等ヘタイミングを供給する1902駆動回路、信号を読み出し、処理するための1903読み出し回路、その他、1904記憶回路、1905書き込み、消去回路からなることが示されている。

【0172】このような構成を、撮像装置の中に設けるか、または1904記憶回路、1905書き込み、消去回路等は、初期設定時の調整装置の中に設けて、撮像装置には、信号の読み出しに必要な、その他の回路だけを持たせるようにしてもよい。

【0173】図17において、1707レベル変換器は、種々の電圧を発生できるレベル変換器である。例えば、図18のような消去電圧に設定して、各不揮発性記憶素子の $V_t$ の初期化を行う。その後、通常の読み出し方法により、各画素の読み出しを行ない、初期化時の各

26

画素のばらつき量を、外部の記憶回路に記憶する。

【0174】このばらつき量に応じて、ばらつきがなくなるように、各不揮発性記憶素子へ書き込みを行ない、 $V_t$ を変化させる。書き込みは、例えば、図18に示された書き込み電圧に設定して、アバランシェ降伏を起こさせ、フローティングゲートに電荷を注入して、 $V_t$ を変化させる。この書き込み電圧印加の時間を変化させることによって、注入する電荷量を変化させることができる。読み出しは、他の構成例で説明したようにして行うことができる。

【0175】図20は、本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(10)であって、積分回路をデバイス外に設けた例を示している。

【0176】図20に示された例は、画素数が $64 \times 64$ 等のように、非常に小さい場合に有効である。図20に示された構成においては、例えば、マトリクス上に配列されたチタンボロメータ1を持つ2001デバイスと、2002積分トランジスタ1、2003チタンボロメータ2、2004積分トランジスタ、2005積分コンデンサ、2006リセットスイッチ、2007サンプルホールド(S/H)を備えている。

【0177】2003チタンボロメータ2は、2001デバイス上に配置すれば、同じく2001デバイス上のチタンボロメータ1と熱的マッチングがとれ、温度ドリフトを軽減できる。なお、温度ドリフトの問題が少なければ、2003チタンボロメータ2の代わりに、2001デバイスの外部の、普通の抵抗を使用することも可能である。

【0178】以上においては、列側に積分コンデンサ等の積分回路を配置する場合について説明を行ったが、行側のラインと列側のラインとは、適宜、交換可能である。

【0179】

【発明の効果】以上説明したように本発明によれば、熱型赤外線撮像装置において、限られた積分容量で積分を行う上で障害となる、バイアス電流の大部分をカットでき、積分容量の小型化、または同じ積分容量で、バイアス電流のさらなるアップを実現することができる。この場合、 $S/N$ はバイアス電流に比例するため、 $S/N$ のアップが可能となる。また、積分容量を小さくすることによって、積分回路のゲインを上げることができるため、デバイス出力部における信号レベルを大きくすることができ、デバイスの外部回路に対するノイズの影響を小さくすることができる。

【0180】また本発明においては、測定用チタンボロメータ1のバイアス電流除去のための抵抗 $R_{b2}$ としてチタンボロメータ2を使用しているため、デバイスの温度変化に基づいてダイナミックレンジを外れる現象を抑制できる。



27

【0181】さらに、本発明においては、エミッタまたはソースに熱電変換素子を接続した構成と、バイアス電流補償用チタンボロメータ2の抵抗値を測定用チタンボロメータ1の抵抗値の1.5倍から10倍にすることによって、積分トランジスタおよび補償用チタンボロメータ2に存在するノイズの影響を最小限にすることができる。

【0182】さらに、本発明においては、積分コンデンサを画素の各列または複数列に1個設けることと、各積分コンデンサの積分動作をほぼ並行に、しかし少しずつずらして行うことと、積分コンデンサを選択する第3のシフトレジスタを持つことによって、最適な積分動作および信号読み出しを行うことができる。

【0183】さらに、本発明においては、補償用のチタンボロメータ2を半導体基板上に形成することと、ランプ波形発生器を備えることによって、ボロメータの自己発熱によって、ダイナミックレンジを外れる現象を抑制することができる。

【0184】さらに、本発明においては、論理レベルの信号を積分動作または信号読み出し動作に必要なレベルに変換するレベル変換器を備えることによって、バイアス電流のアップまたはダイナミックレンジの増大を図ることができる。

【0185】さらに、本発明においては、各画素に測定用のチタンボロメータ1と、補償用のチタンボロメータ2とを配置すること、または各画素のばらつきに応じて、しきい値電圧 $V_t$ を変化させるためのデータを記憶した不揮発性記憶素子を備えることによって、画素間のばらつきを小さくすることができ、外部のばらつき補正回路を簡略化し、または削除することができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態を示す熱型赤外線撮像装置の回路図である。

【図2】本発明の熱型赤外線撮像装置の動作を表す回路図(1)であり、図2(a)は接続例を示す図で、図2(b)は出力電流を示す図である。

【図3】本発明の熱型赤外線撮像装置の動作を表す回路図(2)である。

【図4】本発明の熱型赤外線撮像装置の動作を示すタイミング図であり、図4(a)はコンデンサ両端の電圧が積分動作中に飽和してしまう例を示す図で、図4(b)はランプ波形( $V_{b2}$ )を入力した状態を示す図である。

【図5】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(1)であり、図5

(a)は水平スイッチ回路例を示す図で、図5(b)はリセットスイッチの回路例を示す図で、図5(c)はランプ波形発生器の回路例を示す図である。

【図6】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(2)であり、図6

28

(a)～(c)はロジックレベルの電圧(例えば5V)を積分トランジスタに必要な電圧(例えば、3.7V)に変換する例を示し、図6(a)は入力電圧を示す図で、図6(b)はレベル変換回路を示す図で、図6(c)は出力電圧を示す図であり、さらに、図6(d)～(f)はロジックレベルの電圧を水平シフトレジスタ等が必要とする電圧(例えば1.3V)に変換する例を示し、図6(d)は入力電圧を示す図で、図6(e)はレベル変換回路を示す図で、図6(f)は出力電圧を示す図であり、また、図6(g)～(i)はロジックレベルの電圧を積分トランジスタに必要な電圧(ゲート電圧1.2Vとオフする電圧1.9V)に変換する例を示す図で、図6(g)は入力信号を示す図で、図6(h)はレベル変換回路を示す図で、図6(i)は出力電圧を示す図である。

【図7】本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(1)であり、図7(a)は垂直シフトレジスタの出力を示す図で、図7(b)水平シフトレジスタの出力を示す図である。

【図8】本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(2)である。

【図9】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(3)である。

【図10】本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(3)であり、図10(a)は $V_{sync}$ と $H_{sync}$ の関係を示す図で、図10(b)は $H_{sync}$ と $H_{sync}'$ の関係を示す図である。

【図11】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(4)である。

【図12】本発明の熱型赤外線撮像装置の一実施形態を示すタイミング図(4)であり、図12(a)は $V_{sync}$ と $H_{sync}$ の関係を示す図で、図12(b)は $H_{sync}$ と $H_{sync}'$ の関係を示す図である。

【図13】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(5)である。

【図14】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(6)である。

【図15】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(7)であり、図15(a)～(d)は $V_{10} \sim V_{10} + \Delta V$ のランプ波形を出力するレベル変換器を示し、図15(a)は入力するランプ波形を示す図で、図15(b)は入力波形を示す図で、図15(c)はレベル変換回路を示す図で、図15(d)は出力波形を示す図であり、図15(f)～(h)は、 $V_{20} \sim V_{20} - \Delta V$ のランプ波形を出力するレベル変換器を示し、図15(e)は入力するランプ波形を示す図で、図15(f)は入力波形を示す図で、図15(g)はレベル変換回路を示す図で、図15(h)は出力波形を示す図である。

【図16】本発明の熱型赤外線撮像装置の一実施形態に

29

における各部回路構成例を示す回路図(8)である。

【図17】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(9)である。

【図18】本発明の熱型赤外線撮像装置の動作を示す回路図(3)であり、図18(a)は不揮発性メモリへのリードライトを行なう回路を示す図で、図18(b)は動作例を示す図表である。

【図19】本発明の熱型赤外線撮像装置の一実施形態を示すブロック図である。

【図20】本発明の熱型赤外線撮像装置の一実施形態における各部回路構成例を示す回路図(10)である。

【図21】従来の熱型赤外線撮像装置の断面図である。

【図22】従来の熱型赤外線撮像装置の平明図である。

【図23】従来の熱型赤外線撮像装置の回路図である。

【符号の説明】

1 ボロメータ  
2 画素スイッチ  
3 垂直AND  
4 水平スイッチ  
5 水平AND  
6 グラウンド線  
7 垂直信号線  
8 水平信号線  
9 垂直シフトレジスタ  
10 ラッチ  
11 水平シフトレジスタ  
12 出力1  
13 出力2  
14 積分回路1  
15 積分回路2  
20 半導体基板  
21 走査回路  
22 シリコン酸化膜  
23 空洞  
24 グラウンド配線(アルミ)  
25 信号配線(アルミ)  
26 スリット  
27 チタンボロメータ  
28 シリコン酸化膜  
29 窒化チタン  
30 垂直選択線  
101 チタンボロメータ1  
102 NPNトランジスタ  
103 チタンボロメータ2  
104 PNPトランジスタ  
105 積分コンデンサ  
106 リセットスイッチ  
107 ソースフォロア  
108 負荷トランジスタ  
109 水平スイッチ1

30

110 水平シフトレジスタ1  
111 水平信号線1  
112 ソースフォロア  
113 負荷トランジスタ  
114 出力  
115 ランプ波形発生器  
116 水平スイッチ2  
117 水平シフトレジスタ2  
118 水平信号線2  
119 垂直シフトレジスタ  
120 画素スイッチ  
121~128 レベル変換器  
129 水平データ1  
130 水平クロック1  
131 S/Hパルス  
132 リセットパルス  
133 水平データ2  
134 水平クロック2  
135 垂直データ  
136 垂直クロック  
501 NPNトランジスタ(ランプ発生用トランジスタ)  
502 P型MOSFET  
503 バッファ  
901 垂直シフトレジスタ  
902 水平シフトレジスタ  
903 水平スイッチ1  
904 水平スイッチ2  
905 水平信号線  
906 出力  
907 リセットスイッチ  
908 積分コンデンサ  
1101 積分回路  
1102 水平スイッチ1  
1103 水平スイッチ2  
1104 垂直信号線  
1105 水平信号線  
1106 垂直シフトレジスタ  
1107 水平シフトレジスタ  
1108 積分コンデンサ  
1301 水平スイッチ2  
1302 積分回路  
1401 チタンボロメータ1  
1402 積分トランジスタ1  
1403 チタンボロメータ2  
1404 積分トランジスタ2  
1405 積分コンデンサ  
1406 レベル変換器1  
1407 レベル変換器2  
50 1408 垂直シフトレジスタ

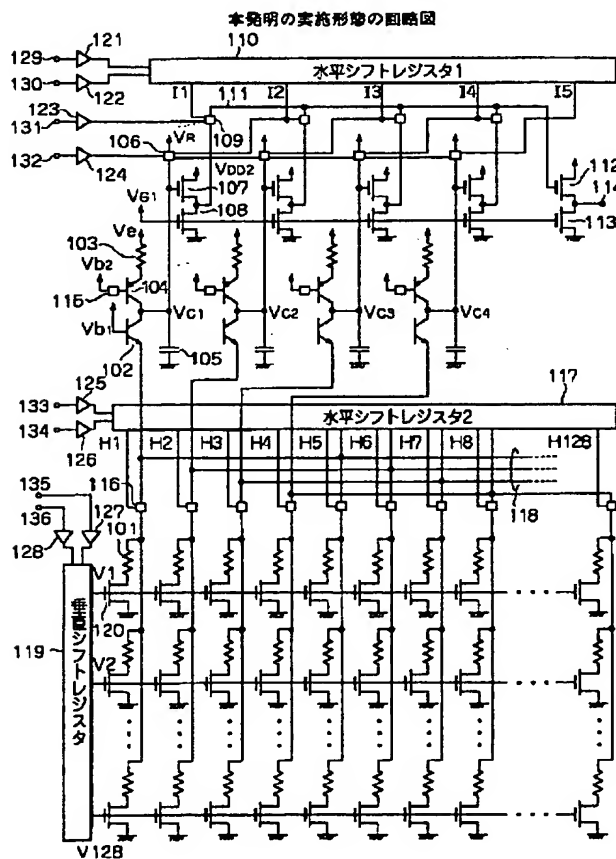
31

- 1409 水平スイッチ  
 1410 水平シフトレジスタ  
 1601 チタンボロメータ1  
 1602 積分トランジスタ1  
 1603 チタンボロメータ2  
 1604 積分トランジスタ2  
 1605 積分コンデンサ  
 1606 水平スイッチ  
 1607, 1608, 1611 レベル変換器  
 1609 垂直シフトレジスタ  
 1610 水平シフトレジスタ  
 1701 チタンボロメータ1  
 1702 フローティングゲートMOSFET (積分トランジスタ1)  
 1703 チタンボロメータ2  
 1704 積分トランジスタ2

10

\*

【図1】

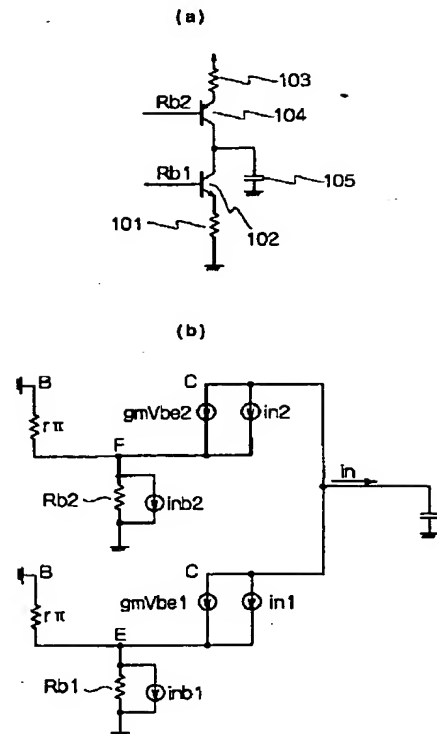


32

- \*1705 積分コンデンサ  
 1706 水平スイッチ  
 1707 レベル変換器  
 1901 デバイス  
 1902 駆動回路  
 1903 読み出し回路  
 1904 記憶回路  
 1905 書き込み, 消去回路  
 2001 デバイス  
 2002 積分トランジスタ1  
 2003 チタンボロメータ2  
 2004 積分トランジスタ2  
 2005 積分コンデンサ  
 2006 リセットスイッチ  
 2007 サンプルホールド

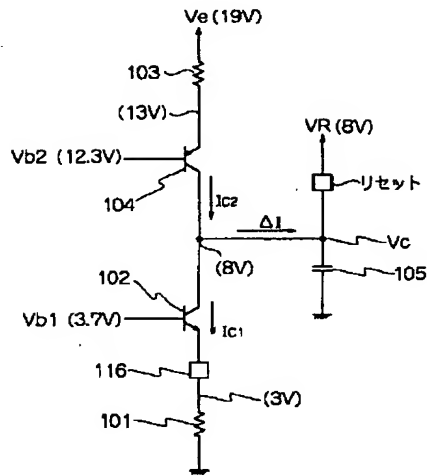
【図2】

本発明の動作を表す回路図 (1)



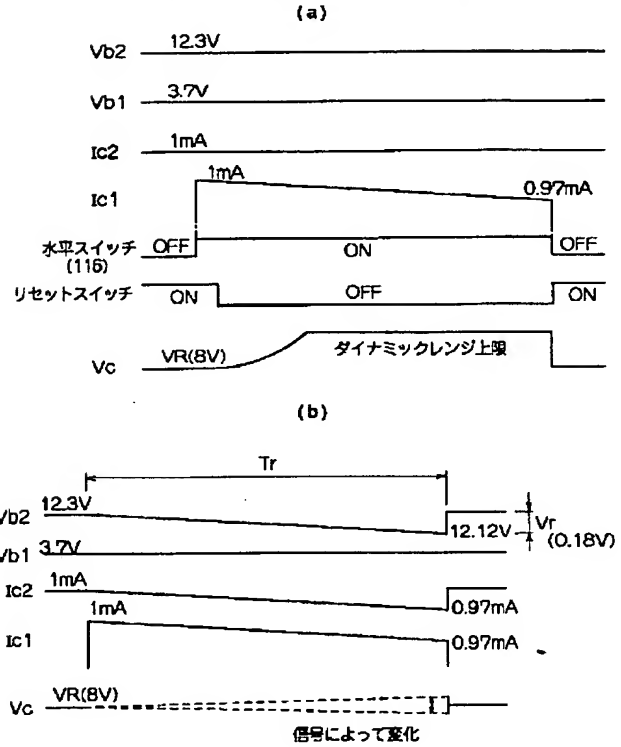
【図 3】

本発明の動作を表す回路図 (2)

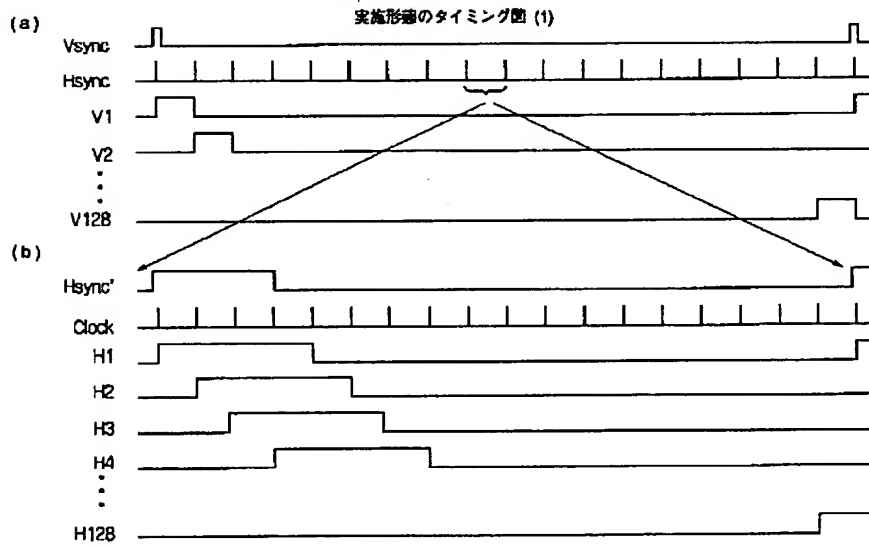


【図 4】

本発明の動作を示すタイミング図

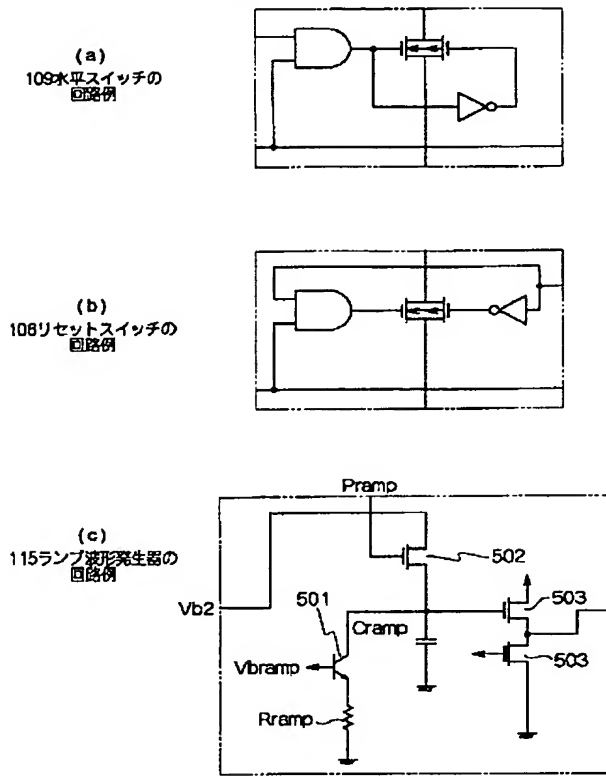


【図 7】



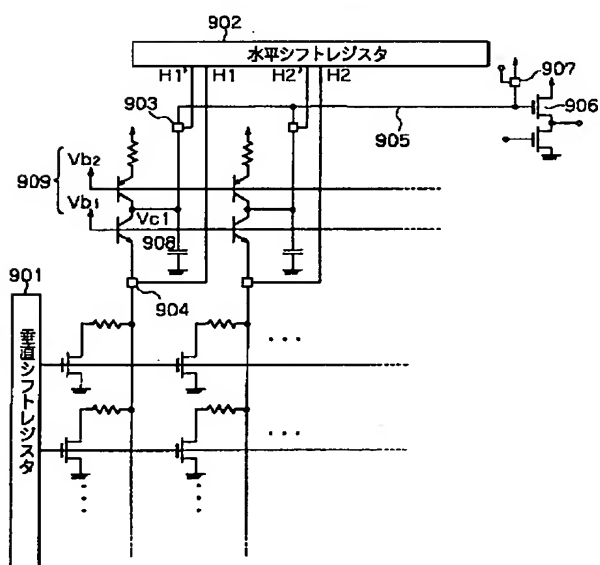
【図 5】

各部回路構成例を示す回路図 (1)



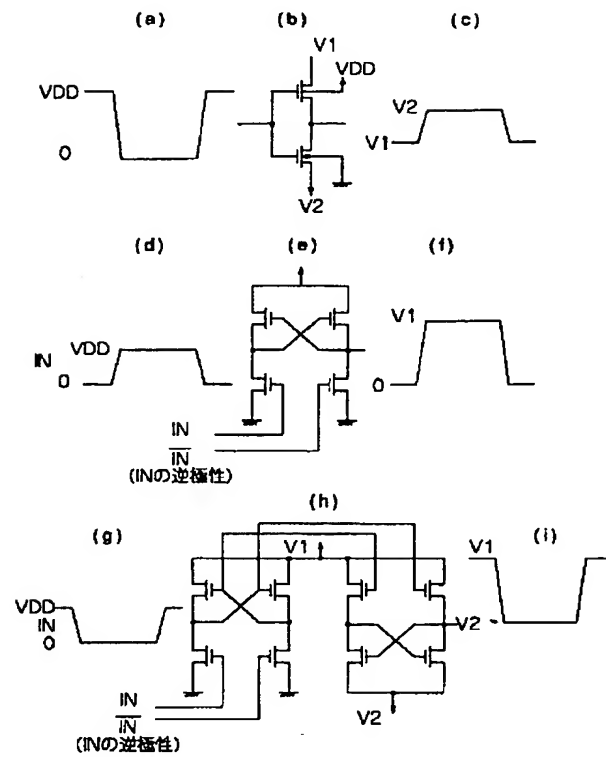
【図 9】

各部回路構成例を示す回路図 (3)



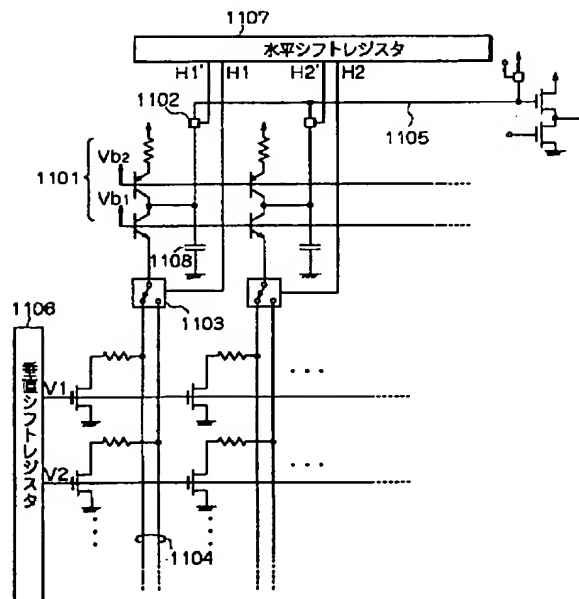
【図 6】

各部回路構成例を示す回路図 (2)



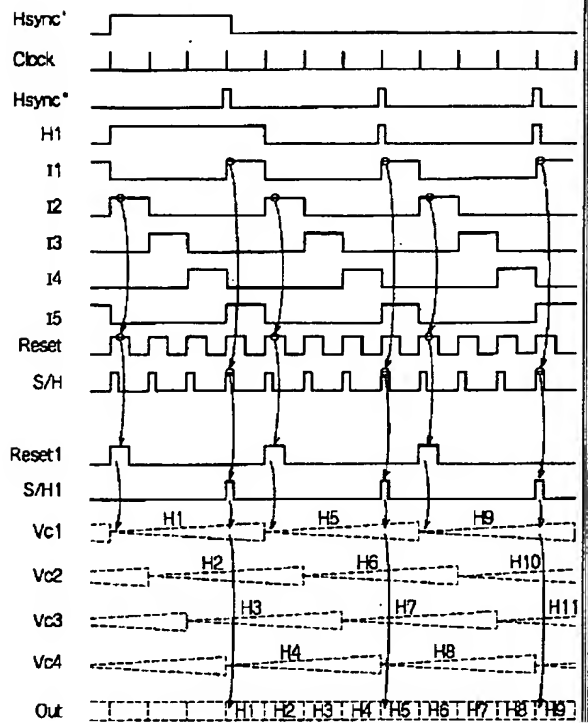
【図 1 1】

各部回路構成例を示す回路図 (4)



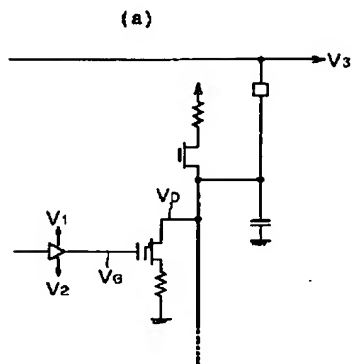
【図 8】

実施形態のタイミング図 (2)



【図 18】

本発明の動作を示す回路図 (3)

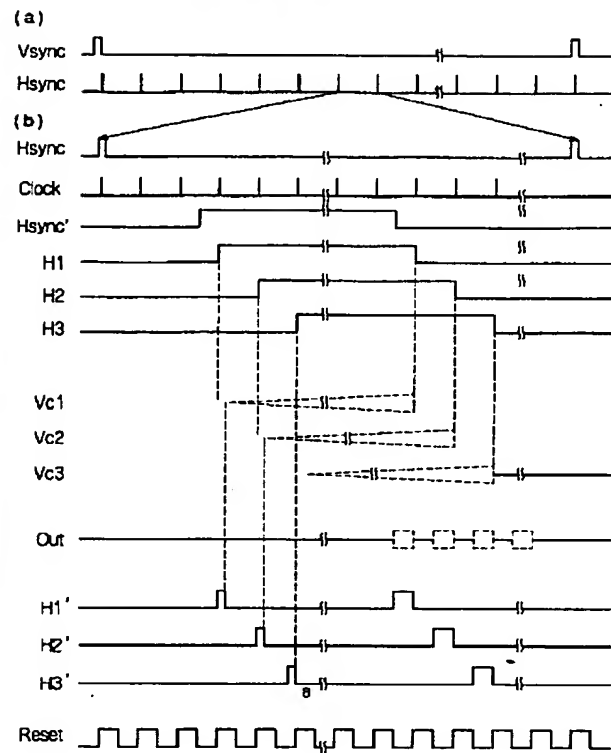


(b)

	V <sub>1</sub>	V <sub>2</sub>	V <sub>3</sub>	V <sub>a</sub>	V <sub>b</sub>
書き込み	0V	-15V	15V	-15V	15V
消去	30V		0V	20V	0V
読み出し	3V	0V	約8V	3V	約8V

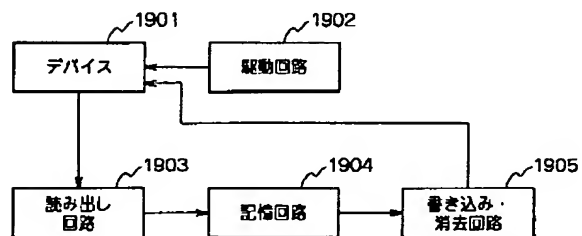
【図 10】

実施形態のタイミング図 (3)

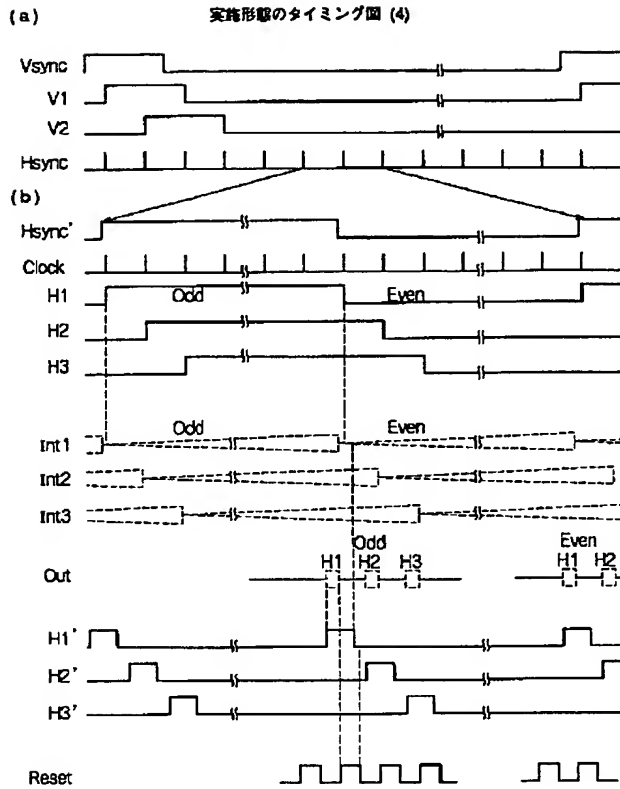


【図 19】

実施形態のブロック図

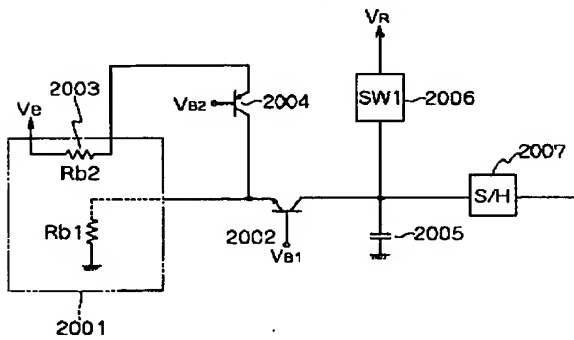


【図 1 2】



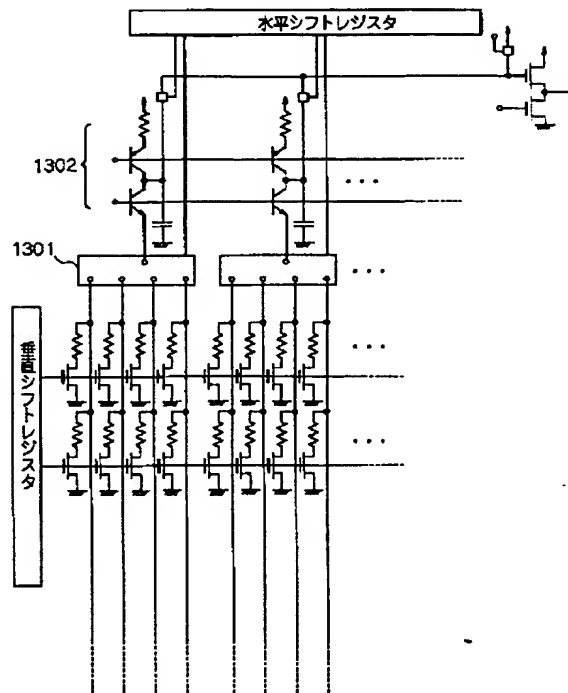
【図 2 0】

各部回路構成例を示す回路図 (10)



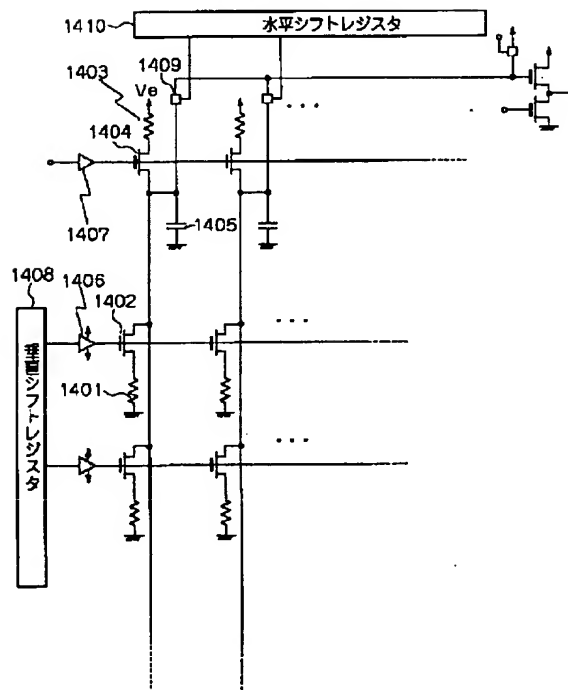
【図 1 3】

各部回路構成例を示す回路図 (5)



【図 1 4】

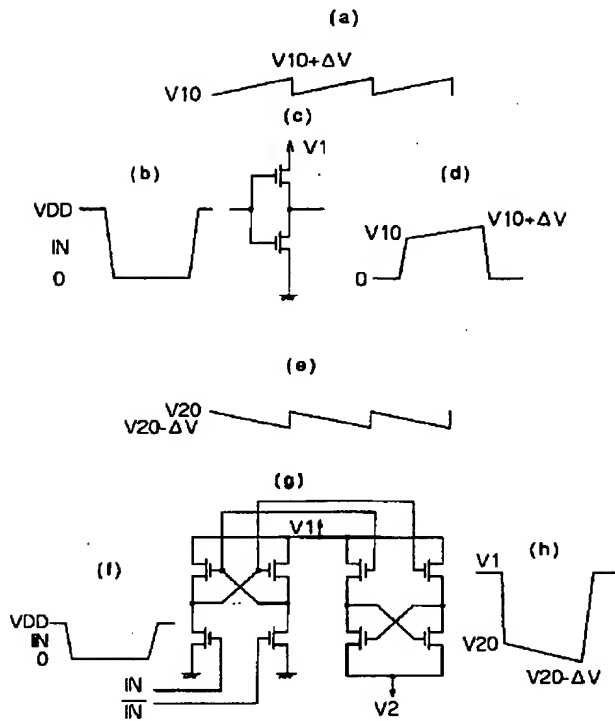
各部回路構成例を示す回路図 (6)





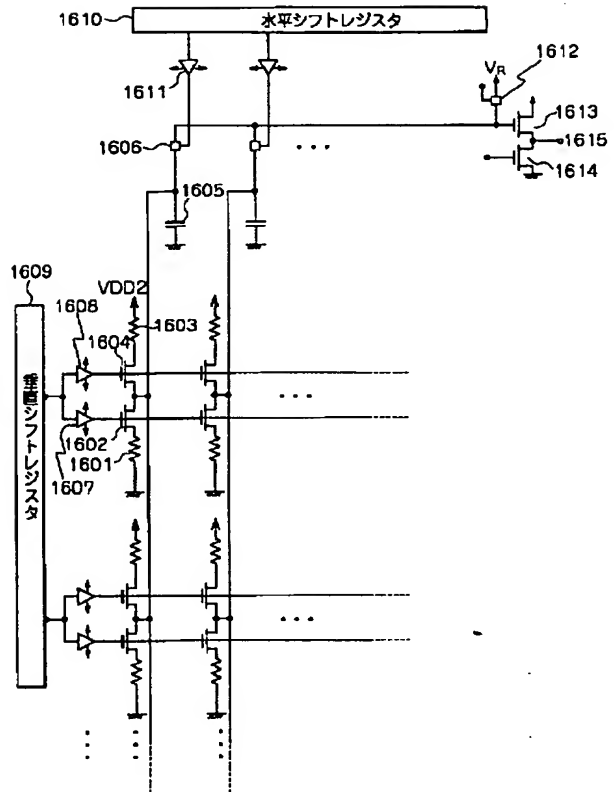
【図 15】

各部回路構成例を示す回路図 (7)



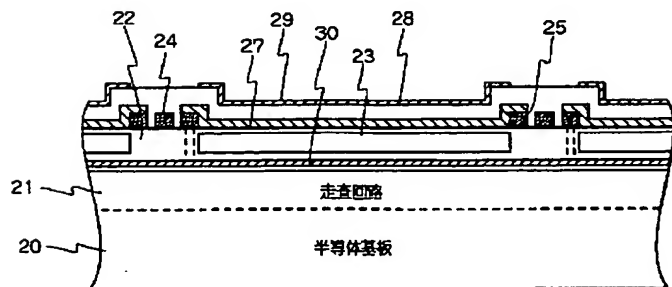
【図 16】

各部回路構成例を示す回路図 (8)



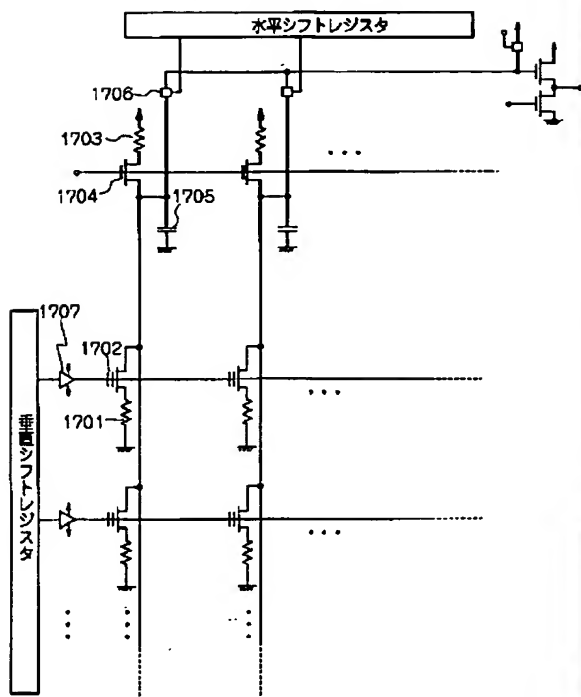
【図 21】

従来装置の断面図



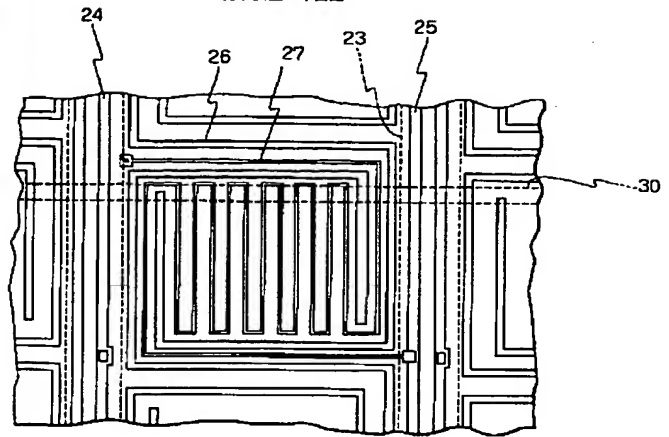
【図 17】

各部回路構成例を示す回路図 (b)



【図 22】

従来装置の平面図



【図 23】

従来装置の回路図

